IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of

THE COMMISSIONER IS AUTHORIZED

TO CHARGE ANY DEFICIENCY IN THE

FEES FOR THIS PAPER TO DEPOSIT

Masanobu NOGOME et al.

 $\inf_{\mathbf{t} \in \mathcal{T}_{\mathbf{p}}} \| \mathbf{t}_{\mathbf{p}} - \mathbf{t}_{\mathbf{p}} \| \leq \mathbf{p}$

ACCOUNT NO. 23-0975

Serial No. NEW

Attn: APPLICATION BRANCH

Filed July 31, 2003

Attorney Docket No. 2003 1075A

SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD THEREOF

CLAIM OF PRIORITY UNDER 35 USC 119

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

Applicants in the above-entitled application hereby claim the date of priority under the International Convention of Japanese Patent Application No. 2002-224554, filed August 1, 2002, as acknowledged in the Declaration of this application.

A certified copy of said Japanese Patent Application is submitted herewith.

Respectfully submitted,

Masanobu NOOME et al

W. Donglas Hahm

Registration No. 44,142 for

Michael S. Huppert

Registration No. 40,268

Attorney for Applicants

WDH/kjf Washington, D.C. 20006-1021 Telephone (202) 721-8200 Facsimile (202) 721-8250 July 31, 2003

日本国特許庁 JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

4 S

Date of Application:

2002年 8月 1日

出 願 番 号

Application Number:

特願2002-224554

[ST.10/C]:

[JP2002-224554]

出 願 人

Applicant(s):

松下電器産業株式会社

2003年 3月28日

特 許 庁 長 官 Commissioner, Japan Patent Office



【書類名】

特許願

【整理番号】

2926940002

【提出日】

平成14年 8月 1日

【あて先】

特許庁長官殿

【国際特許分類】

H01L 21/768

【発明者】

【住所又は居所】

大阪府門真市大字門真1006番地 松下電器産業株式

会社内

【氏名】

能米 雅信

【発明者】

【住所又は居所】

大阪府門真市大字門真1006番地 松下電器産業株式

会社内

【氏名】

田村 彰良

【発明者】

【住所又は居所】

大阪府門真市大字門真1006番地 松下電器産業株式

会社内

【氏名】

村山 啓一

【特許出願人】

【識別番号】

000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】

100097445

【弁理士】

【氏名又は名称】 岩橋 文雄

【選任した代理人】

【識別番号】

100103355

【弁理士】

【氏名又は名称】 坂口 智康 【選任した代理人】

【識別番号】

100109667

【弁理士】

【氏名又は名称】 内藤 浩樹

【手数料の表示】

【予納台帳番号】 011305

【納付金額】

21,000円

【提出物件の目録】

【物件名】

明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【包括委任状番号】 9809938

【書類名】 明細書

【発明の名称】 半導体装置及びその製造方法

【特許請求の範囲】

【請求項1】 表面側にデバイスが形成され、裏面に表面側のデバイスの電極の一部をビアホールを介して接続した裏面電極が形成された半導体基板の前記ビアホールの表面を完全に覆うように感光性樹脂が付着されており、かつ前記ビアホールの内部に感光性樹脂がビアホール深さより浅く充填されていることを特徴とする半導体装置。

【請求項2】 表面にビアホールを有する半導体基板を所定の回転数で回転させながら、感光性樹脂を半導体基板の表面及びビアホールの内部部分に塗布し、所定の回転数で平坦化させる工程と、ビアホールを含む所定の場所のみ感光性樹脂を露光及び現像により残存させる工程と、半導体基板の裏面をビアホールが現れるまで研磨する工程と、半導体基板に裏面電極を蒸着付着する工程と、半導体基板をチップ単位に分割後、組立て用基板に接着用金属を介してダイスボンドする工程とを含むことを特徴とする半導体装置の製造方法。

【請求項3】 感光性樹脂を塗布するときの回転数が200rpmから300rpmであり、表面膜厚が4~10μmになるように所定の回転数で平坦化させることを特徴とする請求項2記載の半導体装置の製造方法。

【請求項4】 感光性樹脂が主成分がシリコーン樹脂、エポキシ樹脂であることを特徴とする請求項1または2記載の半導体装置及びその製造方法。

【請求項5】 感光性樹脂の粘度が25℃において70~250mPa·Sであることを特徴とする請求項1または2記載の半導体装置及びその製造方法。

【請求項6】 裏面電極がCr及びAuの積層金属であることを特徴とする請求項2記載の半導体装置の製造方法。

【請求項7】 接着用金属がAgまたはAuSnのいずれかであることを特徴とする請求項2記載の半導体装置の製造方法。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】

本発明は、半導体チップの組立てに関し、特に半導体チップのビアホールに樹脂を埋め込むことにより、組立て時の不良を防止する事を特徴とする半導体装置及びその製造方法に関する。

[0002]

【従来の技術】

携帯電話の部品の一つである、送信用高出力電力増幅器に使用される化合物半 導体デバイスには、電界効果トランジスタ(以下FETと記載)及びヘテロバイ ポーラトランジスタ(以下HBTと記載)がある。その半導体デバイスは高出力 、髙利得かつ低歪みの優れた特性が求められており、特に高い利得を得るために 、組立て時に半導体デバイスの表面に形成された接地用のパッドからワイヤーを 引き出す代わりに、パッド下にビアホールを形成することにより、ワイヤー無し で接地が行われている。ビアホールは、デバイスが存在するGaAs基板の表側 の面に形成される方が、プロセスの簡便性の点から、裏面に形成されるより有利 である。図2を用いてデバイスのプロセス完了後の工程を説明する。図2(a) はプロセス完了後の断面図を示す。GaAs基板204は図示していないが表側 の面にデバイスが形成されており、裏面に電極を取り出すためのビアホール20 1が150μm程度の深さで形成され、表面のデバイスの電極及びビアホール内 にAuメッキ203が形成され、最表面に保護膜202が形成される。次に図2 (b)に示すように、GaAs基板204を研磨して約100μm程度に薄層化 し、ビアホール201を貫通し、さらにCr/Auの裏面電極205を蒸着する 。その後、図示していないが、GaAs基板204をチップ状にダイシングする 。次に図2(c)に示すように、そのチップを組立て用基板207上にAgもし くはAuSnの金属ペーストである接着用金属206を介してダイスボンドする

[0003]

【発明が解決しようとする課題】

しかしながら、このときビアホール201の内部に何も充填をしていなければ、接着用金属206がビアホール201から吹き出し、チップ表面のデバイスを 汚染してしまうという課題を有していた。

[0004]

吹き出しを防止する方法として、特開2001-110897号公報に記載されているように、光硬化性樹脂をビアホール内に埋め込んだ後、GaAs基板を研磨し裏面電極を全面に蒸着した後、ビアホール内の樹脂をダイスボンドの前に有機溶剤で除去することで、ビアホールの裏面部分を裏面電極で覆う方法が示されている。しかしながら、特開2001-110897号公報に記載されたようにビアホールの裏面部分を裏面電極で覆う方法の場合、ビアホール内の樹脂を除去するために有機溶剤に浸すときや、乾燥させるときGaAs基板が研磨で薄膜化されておりGaAs基板の取り扱いが難しく、基板が割れてしまうことがある。また、吹き出しを防止するためには、裏面電極が相当の厚みを持っている必要がある。なぜなら、裏面電極が薄いとビアホールの裏面部分を覆うのに不十分で穴が開いてしまうことがあり、ダイスボンド時に下の金属ペーストである接着用金属が吹き出してしまう。しかし、裏面電極が厚いとチップ形状にダイシングすることが困難になってしまう。さらに、樹脂がチップの表面でビアホールを覆ってないため、ビアホールの側壁のメッキと樹脂の密着が悪いと、裏面電極の蒸着時にその部分から吹き出しが発生することが予想される。

[0005]

本発明は、上記課題を解決して、ダイスボンド時に吹き上がりが無く、組立て不良を防止することのできる半導体装置とその製造方法を提供することを目的とする。

[0006]

【課題を解決するための手段】

本発明の半導体装置は、表面側にデバイスが形成され、裏面に表面側のデバイスの電極の一部をビアホールを介して接続した裏面電極が形成された半導体基板の前記ビアホールの表面を完全に覆うように感光性樹脂が付着されており、かつ前記ビアホールの内部に感光性樹脂がビアホール深さより浅く充填されていることを特徴としている。その構成により、組立て工程でダイスボンドするときにビアホールの中から接着用金属が吹き出す不良を防止出来る。

[0007]

さらに、本発明の半導体装置の製造方法は、表面にビアホールを有する半導体 基板を所定の回転数で回転させながら、感光性樹脂を半導体基板の表面及びビア ホールの内部部分に塗布し、所定の回転数で平坦化させる工程と、ビアホールを 含む所定の場所のみ感光性樹脂を、露光及び現像により、残存させる工程と、半 導体基板の裏面をビアホールが現れるまで研磨する工程と、半導体基板に裏面電 極を蒸着付着させる工程と、半導体基板をチップ単位に分割後、組立て用基板に 接着用金属を介してダイスボンドさせる工程とを含むことを特徴としている。

[0008]

· 🐧 🕹

【発明の実施の形態】

以下、本発明の実施の形態について、図1を用いて具体的に説明する。

[0009]

(実施の形態1)

図1(a)に示すように、GaAs基板104は図示していないが表側の面に デバイスが形成されており、裏面に電極を取り出すためのビアホール101が1 50μm程度の深さで形成され、表面のデバイスの電極及びビアホール内にAu メッキ103が形成され、最表面に保護膜102が形成されている。このデバイ スの製造工程を完了させた後、スピンコートを用いてネガ型の感光性シリコーン レジスト108を塗布する。ネガ型のシリコーンレジストとして信越化学工業社 製シロキサン樹脂を主成分としたシリコーン樹脂(製品名:SINR-3170-7.0もし くはSINR-3170L-7.0)を使用した。塗布する方法として、シリコーンレジスト1 08をGaAs基板104上の中心部に垂らした後、200rpm程度の低速で 1分程度基板を回転させる。低速回転のためシリコーンレジスト108がビアホ ール101内部に充填しやすい。この後、3000rpmで、20秒回転させ、 シリコーンレジスト108を平坦化させる。このときの表面での膜厚は約7μm である。また、ビアホール内部には30μm厚みで埋め込まれる。シリコーンレ ジスト108の粘度は70~250mPa・s(25℃)程度が望ましい。この とき、ビアホール101内に空洞109が出来る。粘度が高すぎると、現像して も電極パッド部分等にシリコーンレジスト108が残りやすく不良になる。また ビアホール101内部に充填が十分に出来ず、ビアホール101がシリコーンレ ジスト108で完全に覆われず穴が開いたりしてしまう。充填を十分にしようと、平坦化の回転数を落としすぎると、シリコーンレジスト108の面内均一性が悪くなり、また膜厚が厚くなりすぎ現像が困難になる。一方粘度が低過ぎても、3000rpmで高速回転させると、ビアホール101の内部の充填が出来ても、基板表面の膜厚が薄くなるかもしくは無くなってしまい、ビアホール101を十分に覆えなくなる。また、膜厚を厚くしようと、平坦化の回転数を落とすと、シリコーンレジスト108の面内均一性が悪くなってしまう。さらに粘度が低いとビアホール101内を完全に充填してしまい空洞109ができず半導体基板を研磨する際に基板との硬度が異なるので研磨むらができることになる。

[0010]

次に図1(b)に示すように、シリコーンレジスト108を露光及び現像させ、ビアホール101の上部のみシリコーンレジスト108を残す。現像は、90℃120秒でベーク後、IPA(イソプロピルアルコール)または乳酸エチルの現像液にディップさせることで行われる。この後、約200℃で60分ベークを行い、シリコーンレジスト108を硬化させる。ベーク温度が低いためデバイスの特性には影響がない。

[0011]

次に図1 (c)に示すように、GaAs基板104を約100μm位まで研磨したあと、Cr/Auの積層金属である裏面電極105を蒸着する。ビアホール内のシリコーンレジスト底面と基板裏面は約70μm差があるために、ビアホール内のシリコーンレジスト底面に裏面電極はほとんど付着しない。この後、GaAs基板104をチップ単位にダイシングし、分割する。

[0012]

次に図1(d)に示すようにAgもしくはAuSn金属ペーストの接着用金属106が付けてある組立て用基板107にチップをダイスボンドさせる。金属ペーストがチップにより抑えつけられ、ビアホール101内部に侵入するが、空洞109の部分まで侵入した後停止する。よって接着用金属106がチップの表面にまで吹き出してくることは無い。

[0013]

以上の実施の形態によれば、適度の粘度のあるシリコーンレジスト108を塗布後、ビアホール101内にビアホールの途中の深さまで充填させることにより、ビアホール101をシリコーンレジスト108で覆うことで、組立て時の接着用金属106の吹き上がりを防止出来るという効果が得られる。なお充填させる樹脂は、主成分がシリコーン樹脂であるシリコーンレジスト108以外にエポキシ樹脂を主成分にした紫外線硬化樹脂なども使用可能である。またビアホールを形成する基板は、GaAs基板だけでなく、InP,GaN基板、他の化合物半導体基板、Si基板にも適用出来る。

[0014]

【発明の効果】

以上のように、本発明の半導体装置によれば、適度の粘度のある感光性樹脂を塗布後、低速で回転させることにより、ビアホールをシリコーンレジストで覆いかつビアホール内の深さ途中まで充填することで、組立て時の接着用金属の吹き上がりを防止出来るという効果が得られる。

【図面の簡単な説明】

【図1】

本発明の実施の形態の工程図

【図2】

従来の実施の形態の工程図

【符号の説明】

- 101、201 ビアホール
- 102、202 保護膜
- 103、203 Auメッキ
- 104、204 GaAs基板
- 105、205 裏面電極
- 106、206 接着用金属
- 107、207 組立て用基板
- 108 シリコーンレジスト
- 109 空洞

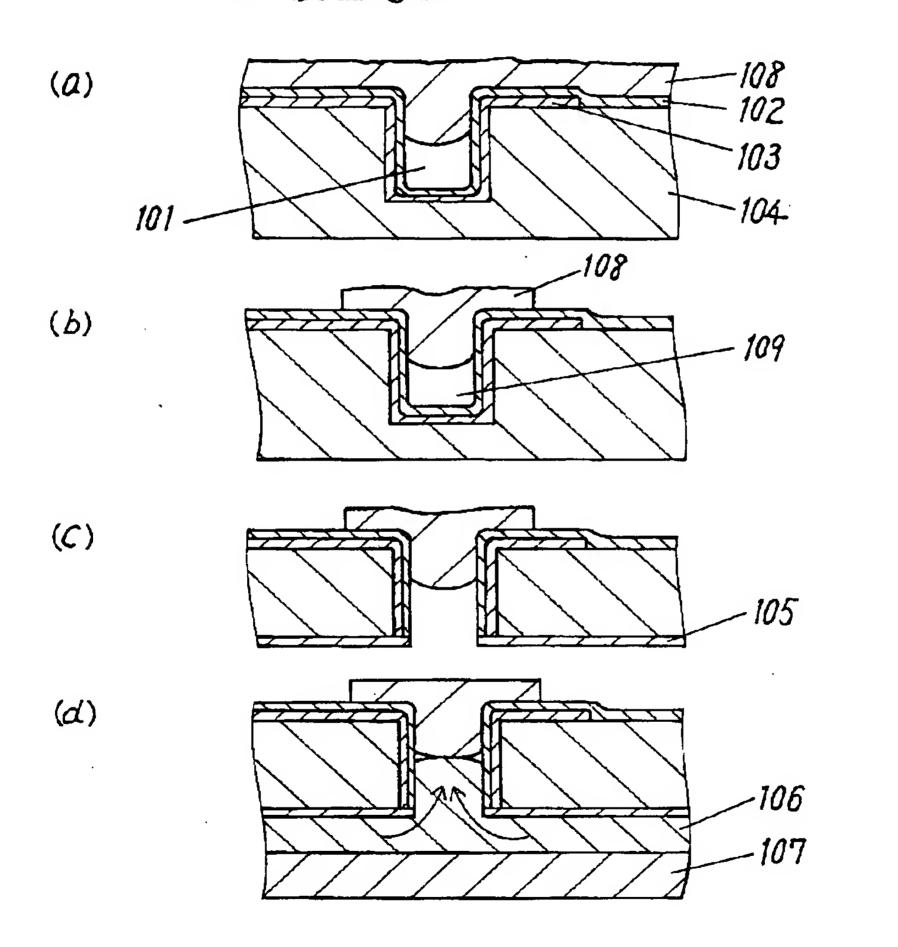
【書類名】 図面

【図1】

101 ビアホール 106 接着用金属 102 保護膜 107 組立て用基板 103 Auメッキ 108 シリコーンレジスト

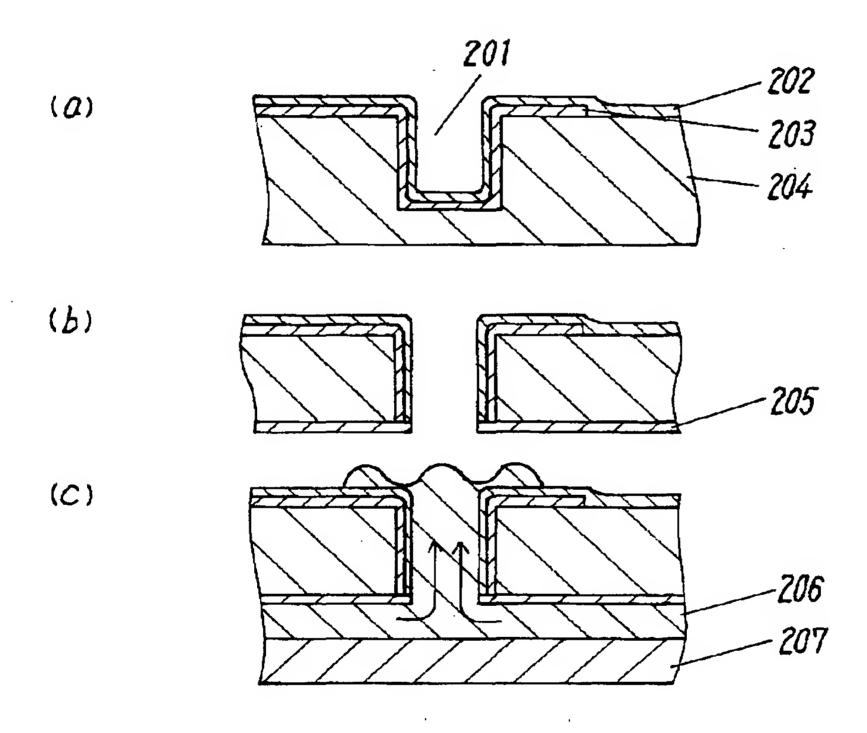
104 GaAs基板 109 空 洞

105 裏面電極



【図2】

201 ビアホール 202 保護膜 203 Auメッキ 204 GaAs基板 205 裏面電極 206 接着用金属 207 組立て用基板



【書類名】 要約書

【要約】

【課題】 本発明は、半導体チップの組立て工程におけるダイスボンド時に、 チップと組立て用基板間の金属がビアホール内部を通して表面に吹き出すことを 課題とする。

【解決手段】 図1のように、本発明の半導体装置は、表面にビアホールを有する半導体チップにおいて、ビアホールの表面を完全に覆うように半導体チップの表面に感光性樹脂が付着されており、かつビアホールの内部部分にも感光性樹脂が部分的に充填されていることを特徴とする。それにより、金属がビアホール内部を通して表面に吹き出すこと防止する効果を得た。

【選択図】 図1

出願人履歴情報

識別番号

[000005821]

1. 変更年月日 1990年 8月28日

[変更理由]

新規登録

住 所 大阪府門真市大字門真1006番地

氏 名

松下電器産業株式会社